|  |
| --- |
| **MODUL:** ***Entwurfsaustomatisierung***  **STAND:** ***15.09.2017*** |
| 1 | Modulname (Deutsch) | *Entwurfsautomatisierung* |
| Modulname (Englisch) | *Electronic Design Automation* |
| 2 | Modulkürzel | *Eindeutiges 9-stelliges Kürzel:** *Ziffern 1 – 6: Instituts- bzw. Lehrstuhlnummer des Modulverantwortlichen aus dem Organigramm*
* *Ziffern 7-9: frei wählbar*

*Bsp.:* ***020909****001 (Institutsnummer aus dem Organigramm; erstes Modul)* |
| 3 | Leistungspunkte (LP) | *6* |
| 4 | Semesterwochenstunden(SWS) | *4,0* |
| 5 | Moduldauer(Anzahl der Semester) | *1* |
| 6 | Turnus | *Jedes 2. Semester; WiSe* |
| 7 | Sprache | *Englisch* |
| 8 | Modulverantwortliche(r) | *Prof. Dr. Ilia Polian* |
| 9 | Dozenten | *Prof. Dr. Ilia Polian, Hardwareorientierte Informatik* |
| 10 | Verwendbarkeit/Zuordnung zum Curriculum | * *M.Sc. Information Technology, P0 2014, 1. Semester --> Specializations --> Embedded Systems Engineering --> Core Modules;*
* *M.Sc. Information Technology, P0 2014, 1. Semester --> Specializations --> Computer Hardware/Software Engineering --> Supplementary Modules;*
* *M.Sc. Computer Science, P0 2013, 1. Semester --> Elective;*
* *M.Sc. Informatik, PO 2012, Wahl, 1. Semester, --> Spezialisierungsmodule --> MINF;*
* *M.Sc. Informatik, PO 2012, Wahl, 1. Semester, --> Ergänzende Spezialisierungsmodule;*
* *M.Sc. Softwaretechnik, P0 2012, 1. Semester --> Spezialisierungsmodule – MSWT;*
 |
| 11 | Voraussetzungen | *Grundkenntnisse der Technischen Informatik* |
| 12 | Lernziele | *Die Studierenden lernen Entwurfsabläufe bei der Entwicklung von komplexen Schaltungen und Systemen und die zugehörigen Basisdatenstrukturen und -algorithmen kennen. Sie können die Entwurfsziele und die einzelnen Entwurfsschritte einordnen und verstehen die ihnen jeweils zugrundeliegenden algorithmischen Fragestellungen.**Students learn design processes in the development of complex circuits and systems and know the associated basic data structures and algorithms. They understand design objectives, the individual design steps and the underlying design objectives.* |
| 13 | Inhalt | *- Basisalgorithmen und Datenstrukturen: SAT-Solving, BDDs, LP/ILP.**- Spezifikationsformalismen**- Architektursynthese**- Logiksynthese**- Simulation und Verifikation**- Physikalische Synthese**- Entwurfsziele und ebenenübergreifende Optimierung**- Basic algorithms and data structures: SAT, BDDs, LP/ILP**- Specification formalisms**- High-level synthesis**- Logic synthesis**- Simulation and verification**- Physical design**- Design objectives and cross-layer optimization* |
| 14 | Literatur/Lernmaterialien | *Vorlesungsfolien**Hachtel/Somenzi, Logic synthesis & verification algorithms**Drechsler/Becker, Graphenbasierte Funktionendarstellung**Teich/Haubelt, Digitale Hardware/Software-Systeme: Synthese und Optimierung**Kahng/Lienig/Markov/Hu, VLSI Physical Design: From Graph Partitioning to Timing Closure* |
| 15 | Lehrveranstaltungen und Lehrformen (Deutsch) | *Vorlesung Entwurfsautomatisierung**Übung Entwurfsautomatisierung* |
| Lehrveranstaltungen und Lehrformen (Englisch) | *Vorlesung Electronic Design Automation**Übung Electronic Design Automation* |
| 16 | Abschätzung des Arbeitsaufwands | *Präsenzstunden: 42 h**Selbststudium-Stunden: 138 h**Gesamtstunden: 180 h* |
| 17a | Studienleistungen (unbenotet)(Deutsch) |  |
| Studienleistungen (unbenotet)(Englisch) |  |
| Studienleistungen (benotet)(Deutsch) |  |
| Studienleistungen (benotet)(Englisch) |  |
| 17b | Prüfungsleistungen(Deutsch) | *Prüfungsleistung (PL): Klausur (90 Minuten) oder mündliche Prüfung (30 Minuten) zur Vorlesung „Entwurfsautomatisierung“* |
| Prüfungsleistungen(Englisch) | *Written exam (90 minutes) or oral exam (30 minutes) on lecture „Electronic Design Automation“* |
| 18 | Grundlage für… |  |
| 19 | Medienform | *Powerpoint-Folien, Tafelanschrieb**Power point slides, black board* |
| 20 | Bezeichnung der zugehörigen Modulprüfung(en) und  | ***KEINE ANGABEN MACHEN; WIRD VOM PRÜFUNGSAMT AUSGEFÜLLT*** |
| 21 | Import-Export | Hardwareorientierte Informatik |
|  |